

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平 1 0 - 8 2 4 5

(43)公開日 平成 1 0 年 ( 1 9 9 8 ) 1 月 1 3 日

(51)Int.Cl.	識別記号	庁内整理番号	F I	技術表示箇所
C23C 14/34			C23C 14/34	A
C22B 34/12	103		C22B 34/12	103
C23C 14/06			C23C 14/06	E

審査請求 未請求 請求項の数 6 F D (全 8 頁)

(21)出願番号 特願平 8 - 1 8 5 4 9 0

(22)出願日 平成 8 年 ( 1 9 9 6 ) 6 月 2 5 日

(71)出願人 0 0 0 2 0 5 3 5 1

住友シチックス株式会社

兵庫県尼崎市東浜町 1 番地

(71)出願人 0 0 0 0 0 2 1 1 8

住友金属工業株式会社

大阪府大阪市中央区北浜 4 丁目 5 番 3 3 号

(72)発明者 大西 隆

兵庫県尼崎市東浜町 1 番地 住友シチックス株式会社内

(72)発明者 吉村 泰徳

兵庫県尼崎市東浜町 1 番地 住友シチックス株式会社内

(74)代理人 弁理士 生形 元重 (外 1 名)

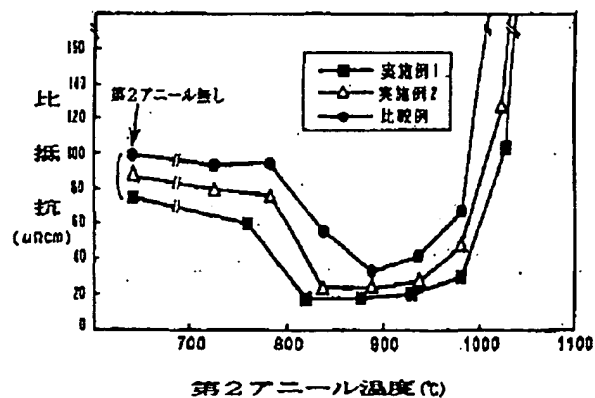
最終頁に続く

(54)【発明の名称】高純度 T i 材および高純度 T i ターゲット

(57)【要約】

【課題】 シリサイドプロセスにより形成される T i シリサイドの比抵抗を下げる。小さい比抵抗が得られるアニール温度幅を広げる。

【解決手段】 シリサイド化前の T i 膜をスパッタリングにより形成する際に、スパッタリングターゲットとして、T i 純度が 99.999%以上で、且つ酸素含有量が 200ppm以下である高純度低酸素の T i 材を使用する。



## 【特許請求の範囲】

【請求項 1】 Ti 純度が 99.999% 以上であり、且つ酸素含有量が 200 ppm 以下であることを特徴とする高純度 Ti 材。

【請求項 2】 サリサイドプロセスによる Ti シリサイド形成用である請求項 1 に記載の高純度 Ti 材。

【請求項 3】 低級沃化物を経由する沃化物法による精製 Ti 材から製造された請求項 1 または 2 に記載の高純度 Ti 材。

【請求項 4】 Ti 純度が 99.999% 以上であり、且つ酸素含有量が 200 ppm 以下であることを特徴とする高純度 Ti ターゲット。

【請求項 5】 サリサイドプロセスによる Ti シリサイド形成用である請求項 4 に記載の高純度 Ti ターゲット。

【請求項 6】 低級沃化物を経由する沃化物法による精製 Ti 材から製造された請求項 4 または 5 に記載の高純度 Ti ターゲット。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、スパッタリングターゲットとして適した高純度 Ti 材およびその高純度 Ti 材を用いた高純度 Ti ターゲットに関し、更に詳しくは、Ti シリサイドの形成、特にサリサイドプロセスによる Ti シリサイドの形成に適した高純度 Ti 材および高純度 Ti ターゲットに関する。

## 【0002】

【従来の技術】 LSI の微細化に伴い、コンタクトや拡散層、ゲート電極、配線等のパターン縮小が進み、素子の動作速度や信頼性を損なう様々な問題が生じてきた。これらの問題を解決する材料的対策として Ti や TiN、Ti シリサイド等の Ti 系金属薄膜が使用されるようになった。

【0003】 Ti 系金属薄膜の代表的な適用例の 1 つは、コンタクトにおけるバリアメタルである。従来の Al 配線においては、コンタクトの微細化、拡散層の浅接合化により、Si ノジュールやアロイスバイクの影響が顕著になり、接合リーク電流やコンタクト抵抗の増大が深刻であった。バリアメタルはこれらの素子特性劣化を回避するためのものであり、Al 配線の下に TiN/Ti、TiN/TiSi<sub>2</sub> の積層膜を形成することで、基板 Si との熱的反応を阻止する役目を果たす。

【0004】 もう 1 つの代表的な適用例は、ゲート電極や配線への適用である。すなわち、微細化による配線材料の増大を回避するための対策として、いわゆる Ti ポリサイド構造が採用されている。これは多結晶シリコンの上に Ti 薄膜を形成し、熱処理を施すことにより、Ti をシリサイド化してその低抵抗化を図る方法で、W ポリサイド、Mo ポリサイドと並んで一般的に使用されている。

【0005】 これら Ti 系金属薄膜は、一般的には Ti ターゲットを用いたスパッタリング法、或いは CVD 法にて形成され、必要に応じてアニール等の熱処理が施される。ここにおける Ti ターゲットの仕様としては、不純物が少ないこと、すなわち高純度であることが要求され、従来からも、半導体素子に悪影響を及ぼすあらゆる不純物に対して低減の努力が払われてきた。

【0006】 具体的には、接合リーク電流を増大させたリライフタイムキラーとして働く Fe、Ni、Cr、Cu 等の重金属、MOS トランジスタの動作特性不良を引き起こす Na、K 等のアルカリ金属、α線を放射し DRAM 等のソフトエラーの原因となる U、Th 等の放射性元素について、それぞれ低減が図られてきた。

【0007】 その一方で、Ti が極めて酸化されやすい性質を持ち、製造工程中に酸素が混入し易いという背景から、上記の金属不純物等と共に酸素を低減する努力が払われてきた。

【0008】 Ti ターゲット中の酸素不純物の弊害として、例えば特開平 4-116161 号公報においては、形成した Ti 薄膜の酸化や均質性の劣化が挙げられ、また特公平 4-75301 号公報においては、電気抵抗の増大が挙げられている。そして、これらの弊害を取り除くために、特開平 4-116161 号公報においては、回転電極法で作製した Ti 粉末を加圧焼成することにより、酸素含有量が 400 ppm 前後の Ti ターゲットを得ている。また特公平 4-75301 号公報においては、酸素含有量が 250 ppm 以下の薄膜形成用高純度 Ti の製造方法として、溶融塩電解法により得た粗 Ti を高真空中で電子線溶解する方法が用いられている。

【0009】 Ti 薄膜の酸化や均質性の劣化、電気抵抗の増大に対しては、Ti ターゲット中の酸素含有量は 250~400 ppm 程度で十分であった。

【0010】 また、Ti シリサイドに関しては、Ti ターゲット中の酸素含有量を低減することにより、その Ti シリサイドの電気抵抗が低下することが、特開平 4-358030 号公報に説明されている。ここでは、酸素含有量が 250 ppm 以下の Ti ターゲットを使用することにより、比抵抗が 15 μΩ・cm 以下の Ti シリサイドが得られるとしている。

## 【0011】

【発明が解決しようとする課題】 ところで、現在の CMOS デバイスは 0.35 μm ルールが量産段階にあり、0.35 μm 以降のデバイスではスケールリング則に従わない寄生抵抗が大きくなり、従来のトレンド通りに性能が上がらなくなっている。そこで、ゲート電極とソース・ドレイン拡散層を同時にシリサイド化するサリサイド (SALICIDE: Self Aligned Silicide) のプロセスにより、低抵抗化を図ることが必須となってきた。

【0012】 サリサイドプロセスにおける高融点金属シリサイドの材料としては、これまで Ti、Co、Pt、

Ni の各シリサイドが研究されてきたが、比抵抗が低いこと、従来プロセスとの整合性が優れていることなどの理由から、Ti シリサイドが最も有望視されている。図 1 にサリサイドプロセスによる一般的な Ti シリサイド形成工程を示す。

【0013】サリサイドプロセスによる一般的な Ti シリサイドの形成では、先ず MOS トランジスタを形成後、フッ酸処理によりゲート電極であるポリシリコン 2 および拡散層 3 上の酸化膜を除去し、清浄なシリコン面を露出させる〔図 1 (a)〕。続いてスパッタリング法により Ti 薄膜 6 を全面に形成する〔図 1 (b)〕。その後、空素雰囲気中でランプアニールにより 600~650℃ の第 1 アニールを行う。このアニールにより、Si 露出部であるポリシリコン 2 および拡散層 3 が Ti 薄膜 6 とシリサイド化反応を起こして、これらの上に C<sub>11</sub> 構造の Ti シリサイド 7 が形成される〔図 1 (c)〕。

【0014】第 1 アニールが終わると、サイドウォール 4 や素子分離膜 5 などの酸化膜上に残った未反応な Ti 薄膜や Ti N 薄膜をエッチングにより選択的に除去する〔図 1 (d)〕。そして再度ランプアニールにより、800℃ 程度の第 2 アニールを行う。これにより、C<sub>11</sub> 構造の Ti シリサイド 7 が低抵抗な C<sub>11</sub> 構造の Ti シリサイド 8 に相転移する。

【0015】サリサイドプロセスによる Ti シリサイドの形成では、アニールを 2 段階に分け行う 2 ステップアニールが必須である。これは次のような理由による。

【0016】C<sub>11</sub> 構造の Ti シリサイドは 500~700℃ の温度により形成され、その比抵抗は 70~100  $\mu\Omega \cdot \text{cm}$  程度である。一方、C<sub>11</sub> 構造の Ti シリサイドは 700℃ 以上の温度により形成され、その比抵抗は 15~20  $\mu\Omega \cdot \text{cm}$  程度である。ゲート電極上および拡散層上の Ti シリサイドとしては低抵抗な C<sub>11</sub> 構造のものが必要であるが、この Ti シリサイドをゲート電極上および拡散層上に直接形成すると、サイドウォールの上や素子分離膜の上にも C<sub>11</sub> 構造の Ti シリサイドが形成され、これによるゲート電極と拡散層の短絡や隣接するトランジスタ同志の短絡が生じてしまう。それ故、600~650℃ の第 1 アニールにより C<sub>11</sub> 構造の Ti シリサイドを形成した後に、サイドウォール上や素子分離膜上の未反応の Ti 薄膜や Ti N 薄膜を除去し、その後、残った Ti シリサイドを 800℃ 程度の第 2 アニールにより C<sub>11</sub> 構造の Ti シリサイドに相転移させるという手順が踏まれる。

【0017】しかしながら、このようなサリサイドプロセスによる Ti シリサイドの形成では、ゲート電極の配線幅が 1  $\mu\text{m}$  以下で配線の比抵抗が高くなる「細線効果」と呼ばれる現象が問題になる。これは、第 2 アニールでの Ti シリサイドの相転移不良と凝集という 2 つのメカニズムにより説明することができる。「細線効果」の原因となる相転移不良および凝集は以下の通りであ

る。

【0018】サリサイドプロセスによる Ti シリサイドの形成では、前述したように、第 2 アニールにより C<sub>11</sub> 構造を C<sub>11</sub> 構造に相転移させるが、ゲート電極の配線幅が小さくなると、この相転移が起こりにくくなり、その結果、比抵抗が増大する。これが、相転移不良による「細線効果」である。

【0019】一方、凝集は、Ti シリサイド形成工程における第 2 アニール、或いはそれ以降の工程の熱処理、例えば層間絶縁膜のリフロー工程等において Ti シリサイド薄膜が島状に膜切れを起こす現象であり、耐熱性が不十分なことに起因して発生する。この現象もゲート電極の配線幅が小さくなることにより顕在化し、深刻な比抵抗の増大をもたらす。

【0020】図 2 は第 2 アニールの温度と Ti シリサイドの比抵抗との関係を模式的に示す図表である。第 2 アニールを行うことにより、Ti シリサイドの比抵抗が、第 1 アニールを終えた状態と比べて基本的に低下するが、第 2 アニールの温度が低いと比抵抗は十分に低下しない。これは主に相転移不良による。第 2 アニールの温度が高くなると、これに連れて相転移が進み、比抵抗が低下するが、一方で凝集が発生することにより再び比抵抗の増大傾向を生じる。このため、比抵抗は特定の温度域で最小となる。比抵抗が最小となるアニール温度域の幅を、ここではウインドウと呼ぶ。

【0021】サリサイドプロセスによる Ti シリサイドの形成で問題となる「細線効果」を抑制するためには、基本的には第 2 アニールによって得られる比抵抗の最小値を下げれば良い。しかし従来は、図 2 に実線で示すように、比抵抗の最小値を 20  $\mu\Omega \cdot \text{cm}$  以下にするのが困難である。この最小値については、C<sub>11</sub> 構造の Ti シリサイドの比抵抗が 15~20  $\mu\Omega \cdot \text{cm}$  程度であることから、これと同程度のものが理想とされるが、実際のところはそこまで到達するのが困難な状況なのである。また、比抵抗が最小となるアニール温度域（ウインドウ）がピンポイント状に狭く、アニール温度のプロセスマージンが狭いために、実際の半導体製造プロセスでは低抵抗を安定して得ることが困難であった。

【0022】すなわち、実際の半導体製造プロセス等を考慮するならば、図 2 に破線で示すように、比抵抗が C<sub>11</sub> 構造と同程度に十分に低く、且つ、その低抵抗値が得られるアニール温度のプロセスマージンが大きいのが理想であるが、その理想は未だ実現されていないのである。

【0023】本発明の目的は、サリサイドプロセスによる Ti シリサイドの形成に適用して第 2 アニールでの相転移不良および凝集を抑制することにより、小さな比抵抗を広い温度幅と共に確保し、もって高性能な半導体デバイスの安定製造を可能にする高純度 Ti 材および高純度 Ti ターゲットを提供することにある。

【0024】

【課題を解決するための手段】サリサイドプロセスによるTiシリサイドの形成で問題となる「細線効果」の一方の原因である相転移不良の原因については、これまで下地基板中の酸素や、TiとSiの界面に存在する自然酸化膜、膜応力、結晶粒径の影響であるとの報告がなされている。また、凝集の原因については、Tiシリサイド薄膜中の酸素含有量が多い程、凝集が起こりやすいと報告されている。

【0025】しかしながら、現実に第2アニール後の比抵抗を $20\mu\Omega\cdot\text{cm}$ 以下に低減することは困難である。また、第2アニールでのウインドウ(図2)と呼ぶ温度幅の増大に因する有効な対策は提示されていない。

【0026】なお、Tiターゲット中の酸素含有量を低減することにより、そのTiシリサイドの電気抵抗が低下することは、特開平4-358030号公報に説明されているが、ウインドウについての配慮は全くない。更に言えば、ここでのTiシリサイドは、1回のアニールにより形成されたコンタクトにおけるバリアメタル等であり、2ステップアニールによるものではない。また、Tiターゲットは後述する従来一般の沃土法による精製材から製造されたものである。

【0027】ところで、本出願人の一人は、高純度Ti材を製造するためのチタン精製法として低級沃化物を経由する沃化物法を先に開発した(特許第2021364号)。この精製法は沃土法(沃化物熱分解法)の一種であるが、化1の反応によってチタンの精製を行う点が、化2に示された従来一般の沃土法と異なる。

【0028】

【化1】低級沃化物を経由する沃化物法

沃化反応(合成反応):粗Ti+TiI<sub>4</sub>→2TiI<sub>3</sub>析出反応(分解反応):TiI<sub>3</sub>→Ti+2I

【0029】

【化2】従来一般の沃土法

沃化反応(合成反応):粗Ti+2I<sub>2</sub>→TiI<sub>4</sub>析出反応(分解反応):TiI<sub>4</sub>→Ti+2I<sub>2</sub>

【0030】低級沃化物を経由する沃化物法は、四沃化チタンを直接熱分解する代わりに、低級沃化物である二沃化チタンを熱分解することにより、熱分解温度を従来一般の沃土法より約200℃下げることができ、これにより金属不純物の精製除去に加え、酸素不純物量を大幅に低減できるのが大きな特徴であり、Ti純度が99.9999%(6N)以上で酸素含有量が50ppm以下というような高純度低酸素のTi材も容易に精製することができる。

【0031】このような状況下で本発明者らは、低級沃化物を経由する沃化物法により精製された高純度低酸素Ti材のスパッタリングターゲットとしての適性、とりわけサリサイドプロセスによるTiシリサイド形成用ターゲットとしての適性を調査した。その結果、サリサイ

ドプロセスの第2アニールにおいて、 $20\mu\Omega\cdot\text{cm}$ 以下の比抵抗が、100℃を超える広いウインドウと共に得られるという画期的な事実が判明した。

【0032】そして、調査に用いた高純度低酸素Ti材のTi純度が99.9999%(6N)であり、酸素含有量が30ppmであったことから、Ti材の純度および酸素含有量が第2アニールによる比抵抗に及ぼす影響を詳細に調査したところ、純度が99.9999%(5N)以上で、且つ酸素含有量が200ppm以下のときに、相転移不良および凝集の両方が効果的に抑制され、有効な比抵抗の低下と共に、ウインドウに関してピンポイント状態からの脱却が図られ、有効な温度マージンが確保されるとの知見が得られた。

【0033】本発明の高純度Ti材および高純度Tiターゲットは、かかる知見に基づくもので、Ti純度が99.9999%(5N)以上であり、且つ酸素含有量が200ppm以下である点を構成上の特徴とする。なお、本明細書において、Ti純度とは酸素等のガス成分および炭素成分を除いたTi純度のことを言う。

【0034】本発明の高純度Ti材および高純度Tiターゲットにおいては、Ti純度が高く、酸素含有量が減少するほど、第2アニールによる比抵抗が低下し、且つウインドウが拡大する傾向がある。この観点から、Ti純度については99.99995%(5N5)以上が望ましく、更に望ましくは99.99999%(6N)以上である。酸素含有量については100ppm以下、とりわけ50ppm以下が望ましく、更に望ましくは30ppm以下である。

【0035】特に、Ti純度が99.99999%(6N)以上で、酸素含有量が50ppm以下のものは、C<sub>1</sub>構造の比抵抗に相当する $20\mu\Omega\cdot\text{cm}$ 以下が、広い処理温度範囲において得られるという画期的なサリサイドプロセス用ターゲットとなり、酸素含有量が30ppmの場合でその温度幅は100℃を超える。

【0036】酸素以外の不純物含有量の内訳は、Fe、Ni、CrおよびCuの重金属については、接合リーク電流の低減、ライフタイムの確保等の点から合計量が10ppm以下が望ましく、1ppm以下が特に望ましい。NaおよびKのアルカリ金属については、MOSTランジスタの動作安定性等の点から合計量が0.05ppm以下が望ましく、0.02ppm以下が特に望ましい。ThおよびUの放射性元素については、α線放射によるソフトエラー防止等の点から合計量が2ppb以下が望ましく、1ppb以下が特に望ましい。

【0037】Ti材およびTiターゲットの製造方法については、低酸素を得やすい沃土法、その中でも高純度および低酸素の両方が容易に得られる低級沃化物を経由する沃化物法による精製Ti材から製造する方法が望ましい。ターゲットは通常、精製材から溶解、加工、熱処理、切り出しのプロセスを経て製造される。本発明の高

純度 Ti 材は、切り出しより前の段階の材料を言い、具体的な段階を問うものではない。

【0038】ちなみに、Ti の代表的な製法であるクロール法によって得られる Ti 材は、通常は純度が通常 99.9% (3N) であり、酸素含有量は 400 ppm 程度である。また、沃土法による精製でも従来一般のものは、低級沃化物を経由する沃化物法と比べて熱分解温度が 200℃ 程度も高いため、不純物量が多く、そのパラツキも大きい。そのため通常は Ti 純度が 99.99% (4N) 程度で酸素含有量が 100 ppm 程度であり、不純物量のパラツキを考慮しても、Ti 純度が 99.9999% (6N) で酸素含有量が 30 ppm というような高純度低酸素の Ti を精製することは現在でも困難である。そして、特開平 4-358030 号公報において使用されている高純度 Ti ターゲットは、従来一般の沃土法による精製材から製造されたものである。

【0039】

【発明の実施の形態】以下に本発明の望ましい実施形態について説明する。

【0040】クロール法等により製造された Ti 材を粗 Ti として、低級沃化物を経由する沃化物法により、反応容器内の基体上に高純度低酸素の精製 Ti を析出させる。沃化反応は 700~900℃ (好ましくは 750~850℃) で行う。この反応により合成された TiI<sub>2</sub> を 1100~1300℃ (好ましくは 1150~1250℃) で熱分解して、高純度低酸素の精製 Ti 材を得る。

【0041】得られた精製 Ti 材をスパッタリングターゲットに加工するために、先ず汚染を極力防止しながら電子ビーム (EB) 溶解する。溶解炉の炉内圧は、酸素汚染防止のために  $5 \times 10^{-4}$  Torr 以下、好ましくは  $5 \times 10^{-5}$  Torr 以下、更に好ましくは  $1 \times 10^{-5}$  Torr 以下とする。溶解条件としては EB 出力 40~50 kW、溶解速度 7~14 kg/hr が好ましい。

【0042】次いで、EB 溶解により得られたインゴットを鍛造、圧延等により加工する。加工では、スパッタリングでの膜厚均一化等のために、結晶粒径を微細に制御する。そのための条件は、加工温度については 400℃ 以下の低温が好ましく、更に好ましくは室温である。加工度については 50% 以上が好ましく、更に好ましく

は 70% 以上である。加工後の熱処理条件としては、400~600℃ が好ましい。

【0043】最後に、このようにして結晶粒径を微細に制御した材料よりスパッタリングターゲットを切り出す。

【0044】製造された高純度低酸素の Ti ターゲットは、サリサイドプロセスによる Ti シリサイドの形成 (図 1 参照) に好適なものとなる。

【0045】

10 【実施例】次に、本発明の実施例を示し、比較例と対比することにより、本発明の効果を明らかにする。

【0046】低級沃化物を経由する沃化物法による精製 Ti 材を用いて、EB 溶解、圧延、熱処理および切り出しのプロセスにより、Ti 純度が 99.9999% (6N) で酸素含有量が 30 ppm の Ti ターゲットを製造した。

【0047】精製での反応条件は沃化温度 800℃、合成温度 1150℃ とした。EB 溶解での炉内圧は、 $5 \times 10^{-4}$  Torr、EB 出力は 45 kW、溶解速度は 10 kg/hr とした。得られたインゴットの直径は 100 mm であった。インゴットの圧延は室温で 50% の加工度により行い、圧延後の熱処理では 450℃ の温度により結晶粒径を 50 μm 以下に制御した。

【0048】ターゲット切り出し前の Ti 材の不純物量を表 1 に実施例 1 として示す。その不純物量はターゲットの不純物量と基本的に同じである。

【0049】また、表 1 中の実施例 2 は、Ti 純度が 99.9999% (5N) で酸素含有量が 100 ppm の Ti 材である。これは、上記の低級沃化物を経由する沃化物法により精製された高純度低酸素の Ti 材と、クロール法により製造された市販の高純度 Ti 材とを適当な重量比で配合し、EB 溶解することにより製造したものである。

【0050】一方、比較例は、クロール法で製造された市販の高純度 Ti 材から、上記と同様の方法により製造した切り出し前の Ti 材であり、その Ti 純度は 99.995% (4N5)、酸素含有量は 250 ppm である。

【0051】

【表 1】

40

	実施例 1	実施例 2	比較例
Ti (wt%)	99.9999	99.999	99.995
Fe (wt ppm)	0.1	4	13
Ni (wt ppm)	<0.1	1	3
Cr (wt ppm)	0.1	1	2
Cu (wt ppm)	<0.1	1	2
Na (wt ppm)	<0.01	<0.01	<0.01
K (wt ppm)	<0.01	<0.01	<0.01
Th (wt ppm)	<0.0005	<0.0005	<0.0005
U (wt ppm)	<0.0005	<0.0005	<0.0005
O (wt ppm)	30	100	250
C (wt ppm)	10	30	40

【0052】製造された3種類のTiターゲットを用いて、サリサイドプロセスを想定したTiシリサイド形成実験を次の方法により行った。

【0053】表面自然酸化膜を除去したシリコン基板上に、実施例1、2および比較例のTiターゲットを用いて、スパッタリング法でTi薄膜を成膜する。この時の酸化膜除去法や成膜方法は特に限定されず、例えば本実施例では、1%フッ化水素水を用いて自然酸化膜を除去し、連続して、到達真空度 $5 \times 10^{-4}$  Torr、処理圧力8mTorr、基板温度30℃、DCパワー2kWの条件で膜厚30nmを得た。

【0054】次に、第1アニールを施して、前記シリコン基板上にC<sub>11</sub>構造を有するTiシリサイドを形成する。この時の処理も特に限定されないが、例えば本実施例では、到達真空度：10mTorr以下、空素流量：3000cc/min、処理圧力：大気圧、昇温レート：100℃/sec、処理温度：625℃、処理時間：30secで、ランプアニールを施した。

【0055】続いて、前記Tiシリサイド以外の未反応なTi薄膜やTiN薄膜を例えばアンモニア水と過酸化水素水を1：2の割合で混合した溶液を用いて、選択的に除去する。

【0056】最後に、第2アニールを施し、前記Tiシリサイドを相転移させて、低抵抗なC<sub>11</sub>構造のチタンシリサイドを形成する。この時の熱処理も特に限定され

ず、例えば本実施例では、到達真空度：10mTorr以下、空素流量：3000cc/min、処理圧力：大気圧、昇温レート：100℃/sec、処理時間：30secで、ランプアニールを施した。そして、処理温度については、相転移温度や凝集を見極めるために、700～1100℃の範囲内で種々選択した。

【0057】以上のようにして得られたTiシリサイドのシート抵抗と膜厚を測定し、その積より比抵抗を算出した。また、X線回折より結晶構造を調べた。

【0058】比抵抗と第2アニール温度との関係を図3に示し、結晶構造から調査した相転移割合と第2アニール温度との関係を図4に示す。

【0059】比較例は、Ti純度が99.995% (4N5) で酸素含有量が250ppmの場合である。

【0060】図3によると、第2アニールにより比抵抗が低下し、また、アニール温度が上昇するに連れて比抵抗が低下するが、比抵抗の最小値は $20 \mu\Omega \cdot \text{cm}$ 以下にならず、 $30 \mu\Omega \cdot \text{cm}$ を超える約 $32 \mu\Omega \cdot \text{cm}$ である。また、 $30 \mu\Omega \cdot \text{cm}$ に近い比抵抗が得られるアニール温度域は、880℃近傍のピンポイント領域であり、その前後では比抵抗が急激に増大する。

【0061】一方、図4によると、比較例の場合も、相転移は880℃で完了する。つまり、Tiシリサイドは880℃以上で全てC<sub>11</sub>構造となる。それにもかかわらず、 $20 \mu\Omega \cdot \text{cm}$ 以下の比抵抗が得られないのは、単

に不純物が多いと言うだけでなく、この温度域で既に凝集が始まっているためと考えられる。凝集の発生に関しては、800℃から始まるとの報告もある。

【0062】実施例2は、Ti純度が99.999% (5N) で酸素含有量が100ppmの場合である。

【0063】図3から分かるように、比抵抗の最小値は $30\mu\Omega\cdot\text{cm}$ 以下の約 $22\mu\Omega\cdot\text{cm}$ となる。しかも、 $30\mu\Omega\cdot\text{cm}$ 以下の比抵抗が得られるアニール温度幅は、830℃程度から930℃程度までの約100℃に広がり、比較例で問題となるピンポイント状態からの脱却が図られる。これは、図4からも分かるように、高純度下での酸素含有量の低減により、相転移が促進され、相転移の低温化が図られたためと、凝集の発生が抑制されたためと判断される。但し、この例でも、相転移が完了しているにもかかわらず、 $20\mu\Omega\cdot\text{cm}$ 以下の比抵抗は得られない。これはやはり不純物の直接的影響と凝集の影響が考えられる。

【0064】実施例1は、Ti純度が99.9999% (6N) で酸素含有量が30ppmの場合である。

【0065】図3から分かるように、比抵抗の最小値は、 $20\mu\Omega\cdot\text{cm}$ 以下の約 $19\mu\Omega\cdot\text{cm}$ となる。しかも、その $20\mu\Omega\cdot\text{cm}$ 以下で、アニール温度の広いプロセスマージンが確保される。その温度幅は、820℃程度から930℃程度までの約110℃に及び、 $30\mu\Omega\cdot\text{cm}$ 以下で見れば、800℃から1000℃近くに達する。比較例はもとより、実施例2と比べても、実施例1の優位性は明らかである。これは、相転移の一瞬の促進により相転移の低温化が更に進んだこと(図4)と、広い温度範囲で凝集が効果的に抑制されたこととの相乗によると判断される。

【0066】なお、本発明者らは、Ti純度が99.99

9% (5N) で酸素含有量が200ppmのTiターゲットについても同様の調査を行い、実施例2に近い結果が得られることを確認している。

【0067】

【発明の効果】以上の説明から明らかなように、本発明の高純度Ti材および高純度Tiターゲットは、サリサイドプロセスによるTiシリサイドの形成に適用して、第2アニールでの相転移不良および凝集を抑制することにより、比抵抗を効果的に低下させ、且つその低抵抗が得られるアニール温度幅を著しく増大させることができる。従って、そのサリサイドプロセスで問題となる「細線効果」を安定的に抑制することができ、高性能な半導体デバイスの安定製造に寄与する。

【図面の簡単な説明】

【図1】サリサイドプロセスによるTiシリサイドの形成工程を模式的に示す断面図である。

【図2】第2アニールにおける比抵抗とアニール温度との関係を模式的に示す図表である。

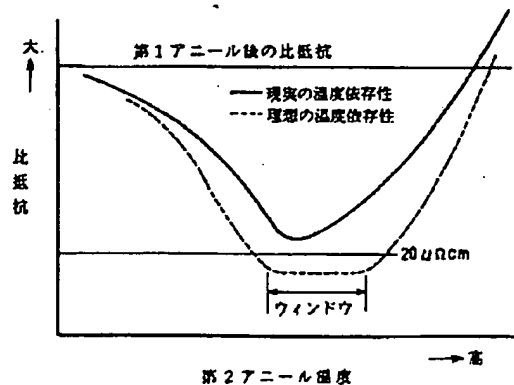
【図3】第2アニールにおける比抵抗とアニール温度との関係についての調査結果を示す図表である。

【図4】第2アニールにおける相転移割合とアニール温度との関係についての調査結果を示す図表である。

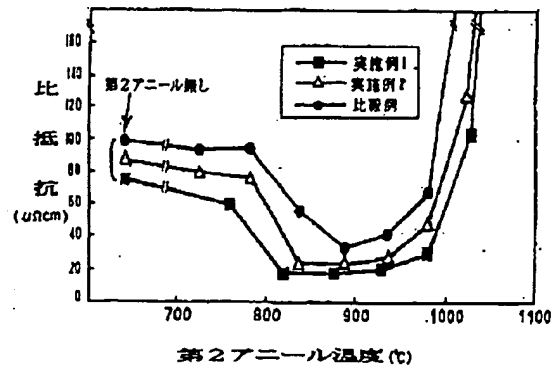
【符号の説明】

- 1 MOSトランジスタ
- 2 ゲート電極となるポリシリコン
- 3 拡散層
- 4 サイドウォール
- 5 素子分離膜
- 6 Ti薄膜
- 7 C<sub>11</sub>構造のTiシリサイド
- 8 C<sub>12</sub>構造のTiシリサイド

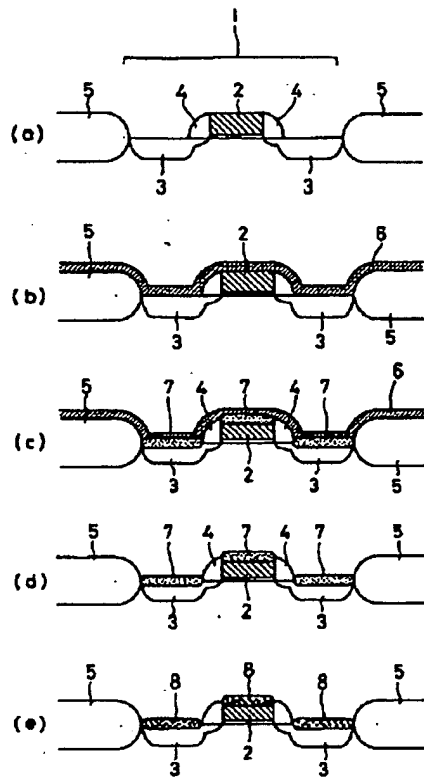
【図2】



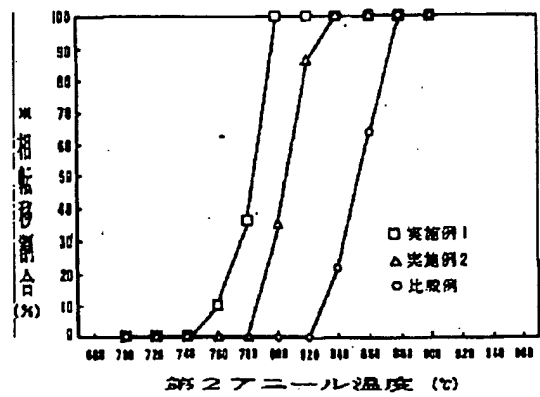
【図3】



【図 1】



【図 4】



$$\text{相転移割合} = \frac{I_{CS4(311)}}{I_{CS4(131)} + I_{CS4(311)}}$$

$$= \frac{I_{CS4(311)}}{I_{CS4(131)} + I_{CS4(311)}}$$

フロントページの続き

- (72) 発明者 岡本 節男  
兵庫県尼崎市東浜町 1 番地 住友シチック  
ス株式会社内
- (72) 発明者 原田 宗生  
大阪府大阪市中央区北浜 4 丁目 5 番 3 3 号  
住友金属工業株式会社内
- (72) 発明者 堀井 勝一  
大阪府大阪市中央区北浜 4 丁目 5 番 3 3 号  
住友金属工業株式会社内
- (72) 発明者 大麻 隆彦  
大阪府大阪市中央区北浜 4 丁目 5 番 3 3 号  
住友金属工業株式会社内
- (72) 発明者 前田 尚志  
大阪府大阪市中央区北浜 4 丁目 5 番 3 3 号  
住友金属工業株式会社内